

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- **BLACK BORDERS**
- **TEXT CUT OFF AT TOP, BOTTOM OR SIDES**
- **FADED TEXT**
- **ILLEGIBLE TEXT**
- **SKEWED/SLANTED IMAGES**
- **COLORED PHOTOS**
- **BLACK OR VERY BLACK AND WHITE DARK PHOTOS**
- **GRAY SCALE DOCUMENTS**

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04069974 A**(43) Date of publication of application: **05 . 03 . 92**

(51) Int. Cl

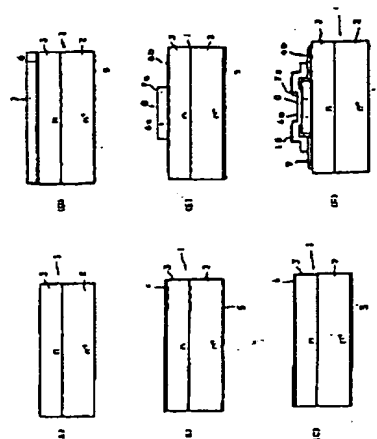
H01L 29/48(21) Application number: **02181531**(71) Applicant: **SANKEN ELECTRIC CO LTD**(22) Date of filing: **11 . 07 . 90**(72) Inventor: **OTSUKA KOJI
SATO MASAHIRO**(54) **MANUFACTURE OF SEMICONDUCTOR DEVICE
HAVING SCHOTTKY BARRIER**

COPYRIGHT: (C)1992,JPO&Japio

(57) Abstract:

PURPOSE: To prevent variation in a barrier height due to heat treating, etc., by forming an electrode layer having a second thickness larger than a first thickness, and generating a Schottky barrier between a semiconductor region and a system formed of a metal oxide layer and the electrode layer.

CONSTITUTION: A layer 7 made of Al of metal capable of forming a Schottky barrier to an n-type GaAs is formed on the entire Ti oxide thin layer 6. Then, part of the layer 7 is removed by photoetching, and an Al layer 7 remains oppositely to a region to be formed with the barrier to become a main forward current passage. Further, the layer 6 is removed from the peripheral region of an element by photoetching, and a Ti oxide thin layer 6 disposed at the lower part of an Al layer 7a and a Ti oxide thin layer 6b adjacent thereto for enclosing it remain. Both the Al and the Ti are metals for forming the barrier to the GaAs, and the layer 6b solely forms the barrier in a boundary to an n-type region 3.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-69974

⑬ Int. Cl.³
H 01 L 29/48

識別記号 庁内整理番号
H 7738-4M

⑭ 公開 平成4年(1992)3月5日

審査請求 未請求 請求項の数 3 (全6頁)

⑮ 発明の名称 ショットキ障壁を有する半導体装置の製造方法

⑯ 特 願 平2-181531

⑰ 出 願 平2(1990)7月11日

⑱ 発明者 大塚 康二 埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内

⑲ 発明者 佐藤 雅裕 埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内

⑳ 出願人 サンケン電気株式会社 埼玉県新座市北野3丁目6番3号

㉑ 代理人 弁理士 清水 陽一 外1名

明 細 書

1. 発明の名称

ショットキ障壁を有する半導体装置の製造方法

2. 特許請求の範囲

(1) 半導体領域の一方の主面に前記半導体領域との間にショットキ障壁を形成することのできる金属から成る金属層を隣接して形成する工程と、

前記金属層を酸化することによって前記金属層を第1の厚さを有し且つ前記金属層よりもシート抵抗が大きい金属酸化物薄膜に置換する工程と、

前記金属酸化物薄膜の一方の主面に前記半導体領域との間にショットキ障壁を形成することのできる金属から成り且つ前記第1の厚さよりも大きい第2の厚さを有する電極層を形成し、前記半導体領域と前記金属酸化物薄膜と前記電極層から成る系の間にショットキ障壁を生成させる工程と、

を有することを特徴とするショットキ障壁を有する半導体装置の製造方法。

(2) 前記金属酸化物薄膜の厚さは前記電極層と前記半導体領域との間に量子力学的なトンネル効果を生じさせる厚さである請求項(1)記載のショットキ障壁を有する半導体装置の製造方法。

(3) 前記金属酸化物薄膜が、抵抗性の薄膜であり且つ前記金属酸化物薄膜が単独で前記半導体領域の前記一方の主面に隣接して形成されたときに前記金属酸化物薄膜と前記半導体領域との間にショットキ障壁を形成する請求項(1)又は(2)記載のショットキ障壁を有する半導体装置の製造方法。

3. 発明の詳細な説明

産業上の利用分野

本発明はショットキ障壁を有する半導体装置の製造方法に係り、詳細にはショットキ障壁のバリアハイトφBの大きさが熱処理や長期間の使用によって変動することが抑制されたショットキ障壁を有する半導体装置の製造方法に関する。

従来技術及び本発明の解決すべき課題

半導体領域とバリア電極との間に形成されるシ

ショットキ障壁（ショットキバリア）の特性は、主としてその障壁の高さ（バリアハイト） ϕ_B によって決定される。ところが、ショットバリアのバリアハイト ϕ_B は熱処理工程によって変動する問題があった。即ち、熱処理によってバリアハイト ϕ_B が大きく変動する状態のまま製品化された場合には、長期間の使用によってショットキバリアの特性が変動し、信頼性の面で問題となる。このため、熱処理を加えてバリアハイト ϕ_B を意図して変動させて、バリアハイト ϕ_B の変動が小さくなった状態にして製品化する必要がある。しかしこの場合は、所望する特性が熱処理前のバリアハイト ϕ_B を必要とするときには不都合である。

そこで本願は熱処理等によってバリアハイト ϕ_B が変動し難いショットキ障壁を有する半導体装置の製造方法を提供することを目的とする。

問題を解決するための手段

本発明による半導体装置の製造方法は、半導体領域の一方の主面に半導体領域との間にショットキ障壁を形成することのできる金属から成る金属

により熱処理等によって変動することが抑制されている。また、金属酸化物薄膜は、半導体領域上に薄く形成された金属層を酸化して変換して成る膜であるから、極薄に且つ均一な厚さで形成できる。したがって、上記のショットキ障壁を良好に生成できる。

実施例

本発明の一実施例に係る電力用ショットキバリアダイオードの製造方法を第1図(A)～(F)に基づいて説明する。

まず、第1図(A)に示すように、GaAs（砒化ガリウム）から成る半導体基体(1)を用意する。半導体基体(1)は、厚さ約300 μ m、不純物濃度 $0.5 \sim 2 \times 10^{18} \text{ cm}^{-3}$ のn⁺形領域(2)の上に、厚さ10 \sim 20 μ m、不純物濃度 $1 \sim 2 \times 10^{16} \text{ cm}^{-3}$ のn形領域(3)をエピタキシャル成長させたものである。

次に、第1図(B)に示すように、n形GaAsから成るn形領域(3)の上面全体に、n形GaAsとの間にショットキバリア障壁を形成すること

を隣接して形成する工程と、金属層を酸化することによって金属層を第1の厚さを有し且つ金属層よりもシート抵抗が大きい金属酸化物薄膜に変換する工程と、金属酸化物薄膜の一方の主面に半導体領域との間にショットキ障壁を形成することのできる金属から成り且つ第1の厚さよりも大きい第2の厚さを有する電極層を形成し、半導体領域と金属酸化物薄膜と電極層から成る系の間にショットキ障壁を生成させる工程とを有する。

金属酸化物薄膜の厚さは電極層と半導体領域との間に量子力学的なトンネル効果を生じさせる厚さである。金属酸化物薄膜が、抵抗性の薄膜であり且つ金属酸化物薄膜が単独で半導体領域の一方の主面に隣接して形成されたときに金属酸化物薄膜と半導体領域との間にショットキ障壁を形成する。

作 用

本願の発明によれば、電極層と金属酸化物薄膜と半導体領域の系の間に生成されるショットキ障壁のバリアハイト ϕ_B が、金属酸化物薄膜の介在

とが可能な金属であるTi（チタン）から成る薄膜(4)即ちTi薄膜を真空蒸着で形成する。Ti薄膜(4)の厚さは約30Åと極薄である。更に、n⁺形領域(2)の下面にAu（金）-Ge（ゲルマニウム）の合金から成るオーミック接触の電極(5)を真空蒸着により形成する。

続いて、第1図(C)のように、空气中で250℃、5～30分間の熱処理を施して、Ti薄膜(4)を酸化してチタンの酸化物の薄膜(6)を形成する。Ti酸化物薄膜(6)は、Ti薄膜(4)の厚さよりも増大して概算で約50Åであり、シート抵抗が1～500 $\text{M}\Omega/\square$ という高抵抗層である。即ち、Ti酸化物薄膜(6)は完全な絶縁物とみなせるTiO₂（二酸化チタン）ではなく、TiO_xよりも酸素が少ないいわゆる酸素プアなチタン酸化物TiO_x（xは2よりも小さい数値）となっているものと考えられる。

次に、第1図(D)に示すようにTi酸化物薄膜(6)の上面全体にp形GaAsとの間にショットキ障壁を形成することが可能な金属であるAl

(アルミニウム) から成る層 (7)、即ち A 層 (7) を真空蒸着で形成する。A 層 (7) の厚さは約 2 μm で、Ti 層 (4) 及びそれを酸化して形成した Ti 酸化物層 (5) に比べて十分に肉厚である。

続いて、第 1 図 (E) に示すように、フォトエッチングにより A 層 (7) の一部をエッチング除去し、主たる順電流通路となるショットキバリアを形成すべき領域に対向させて A 層 (7a) を残存させる。更に、フォトエッチングにより素子の周辺領域から Ti 酸化物層 (5) を除去し、A 層 (7a) の下部にある Ti 酸化物層 (6a) とこれを隣接して包囲する Ti 酸化物層 (6b) を残存させる。A 層 (7a) と Ti の両方とも CuAlSb との間にショットキバリアを形成する金属であり、更に後述のように Ti 酸化物層 (6b) はそれぞれ単独で n 形領域 (3) との界面にショットキバリアを形成するので、A 層 (7a) と Ti 酸化物層 (6a) を合せてバリア電極 (8) と呼ぶ。しかしながら、Ti 酸化物層 (6a) は極く薄い膜であるし、Ti

酸化物層 (6a) の下側部分には酸化がほとんど進んでいない Ti 層 (4) が界面に残存する場合もある。したがって、Ti 酸化物層 (6a) が A 層 (7a) と共にショットキバリアの形成にどのように関与しているか必ずしも明らかでない。なお、本明細書では、下側部分に残留の Ti 層 (4) が残存したときには、これを含めて Ti 酸化物層 (6a) と称する。

次に、第 1 図 (F) に示すように、チタン酸化物層 (6b) の上を絶縁膜 (9) で被覆する。絶縁膜 (9) はプラズマ CVD (Chemical Vapor deposition) 法によって形成したシリコン酸化膜から成る。なお、プラズマ CVD の際、半導体基体 (1) は 350℃ 程度に加熱される。更に、A 層 (7a) と絶縁膜 (9) の上に真空蒸着によって A 層から成る接点用電極 (10) を形成する。なお、この真空蒸着の際、半導体基体 (1) は 150℃ 程度に加熱される。以上によりショットキバリアを有する半導体チップ即ち電力用ショットキバリアダイオードチップが完成する。

上記のショットキバリアダイオードチップでは、バリア電極 (8) と n 形領域 (3) との間に第 1 のショットキバリアが形成され、Ti 酸化物層 (6b) と n 形領域 (3) との間に第 2 のショットキバリアが生成される。平面的に見て、第 2 のショットキバリアは第 1 のショットキバリアを隣接して包囲するように環状に形成されている。Ti 酸化物層 (6b) は抵抗性ショットキバリアフィールドプレートとして機能し、第 1 のショットキバリアの周辺耐圧を向上するように作用する。なお、抵抗性ショットキバリアフィールドプレートについては、本出願人によって先に特願昭 63-285049 他として特許出願されている。

第 2 図は、熱処理によるバリアハイト ϕB の変化を概略的に示す。図中の実線は、本実施例で製作されたショットキバリアダイオードチップに熱処理を施したときの第 1 のショットキバリアのバリアハイト ϕB の変動を示し、図中の破線は、従来のショットキバリアダイオードチップ即ち A 層 (7a) の下層の Ti 酸化物層 (6a) が Ti 層

(4) のまゝであるときのショットキバリアダイオードチップに熱処理を施したときのバリアハイト ϕB の変化を示す。図示のように、本実施例によって製作されたショットキバリアダイオードチップでは、熱処理によるバリアハイト ϕB の変動が従来のショットキバリアダイオードチップに比べて著しく小さくなっている。本実施例のショットキバリアダイオードチップにおいて、バリアハイト ϕB の変動が抑制されている理由は必ずしも明らかではないが、Ti 酸化物層 (6a) が熱処理に伴う A 層 (7a) と Ti 酸化物層 (6a) と半導体基体 (1) の系における反応を有効に防止するためと考えられる。更に、Ti 酸化物層 (6a) は Ti 層 (4) を酸化して変換させて成る膜であるから、均一な厚さで且つ量子力学的なトンネル効果が可能な極薄な膜に高い膜厚精度で形成される。しかも、Ti 層及びこれを酸化して得られた Ti 酸化物層がいずれも n 形領域 (3) に対してショットキバリアを生成するものである。これらの結果、バリア電極 (8) と n 形領域 (3) との

間に順方向・逆方向ともに良好な 性を示すショットキバリアを生成することができる。Ti酸化物薄層 (6a) の代りにシリコン酸化物膜やシリコン窒化物膜を形成した場合にも、バリアハイト ϕB の変動を抑制する効果はそれなりには得られる。しかしながら、これらの膜はGaAs半導体の上面に均一な厚さで且つ高い膜厚精度で極薄に形成することは容易ではない。又、ショットキバリアとしての理想係数である n 値が1.05より大きくなり、界面準位密度の高い特性上望ましくない素子となってしまう。

なお、本実施例によって製作されたショットキバリアダイオードチップのバリア電極 (8) と n 形領域 (3) との間に形成された第1のショットキバリアのバリアハイト ϕB の初期値 (熱処理を施す前のバリアハイト ϕB の大きさ) は、A層 (7a) を n 形領域 (3) に直接隣接した場合に生成されるショットキバリアのバリアハイト ϕB の初期値に近似している。

以上のように、本実施例で製作されたショット

キバリアダイオードチップによれば、第1のショットキバリアのバリアハイト ϕB が熱処理によって低下し遅くなっている。このため、第2図の従来のショットキバリアダイオードに比べて逆方向リーク電流を低く抑える必要のある高耐圧ショットキバリアダイオードを製作するのに特に有効である。

変形例

本発明は以下の変形が可能である。

(1) GaAsの代りにInP (燐化インジウム) 等のIII-V族化合物やシリコンを使用するショットキバリア半導体装置にも適用できる。

(2) 金属酸化物薄層は、電極層と半導体領域との反応を有効に抑制でき且つ第1のショットキバリアを良好に生成できるようにその酸化物層分の厚みを10Å~100Å、望ましくは20Å~80Åの範囲に設定するのが良い。

また、金属酸化物薄層の下側部分に金属層と見なせる層が残存する場合には、その厚みを量子力学的なトンネル効果が可能なように100Å以下

とする。

(3) 金属酸化物薄層は、アルミニウム酸化物薄層やタンタル酸化物薄層等にもすることもできるが、電極層及び半導体領域の両方に対して良好な密着性が得られる点においてチタン酸化物薄層が望ましい。

(4) GaAs等の化合物半導体では、その表面にS (硫黄) やSe (セレン) 等の原子を吸着させて表面を安定化する技術が知られる。本発明は、これら原子が吸着されて表面が単原子層又は数原子層レベルの薄層が被覆された半導体基体に対しても適用できる。

(5) 本発明は、Ti酸化物薄層 (6b) を覆けた抵抗性ショットキバリアフィールドプレート構造の製造工程と組合せると合理的である。しかし、高耐圧化が強く要求されない場合には、Ti酸化物薄層 (6b) は形成しなくても良い。

(6) 金属酸化物薄層は、金属層を形成する工程とそれを酸化する工程とを複数回繰り返して多層に形成しても良い。

(7) バリア電極と半導体の組合せによっては、熱処理によってバリアハイト ϕB が増加する傾向を示す場合もある。本発明はこの様な場合にも適用して効果がある。

(8) 金属酸化物薄層は、酸化を強くすすめてほぼ絶縁膜と見なせる層としても良い。なお、実施例においてTi酸化物薄層 (6a) の酸化程度を高めると即ちTi酸化物薄層 (6a) のシート抵抗を増大すると第1のショットキバリアのバリアハイト ϕB を大きくすることができる。また、Ti酸化物薄層 (6a) の厚さを増大することによってもバリアハイト ϕB を大きくすることができる。したがって、Ti酸化物薄層 (6a) の酸化程度と厚みを換えることによって同じチタン-アルミニウム系のGaAsショットキバリアダイオードでバリアハイトが広範囲に安定にコントロールすることができる。つまり、本発明は、同じ金属系のショットキ半導体装置でそのバリアハイトを広範囲に且つ安定にコントロールすることにも適用して有効である。

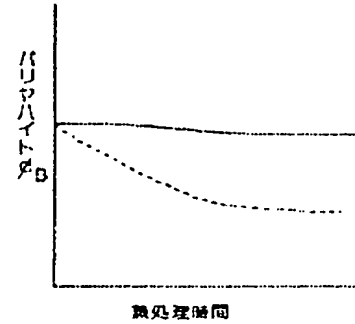
効 果

以上のように、本発明によればショットキ障壁のバリアハイト ϕ_B の変動が抑制されたショットキ障壁を有する半導体装置の製造方法を提供することができる。

4. 図面の簡単な説明

第1図は本発明の一実施例による半導体装置の製造方法を示す工程図、第2図は熱処理によるバリアハイトの変化を概略的に示すグラフである。

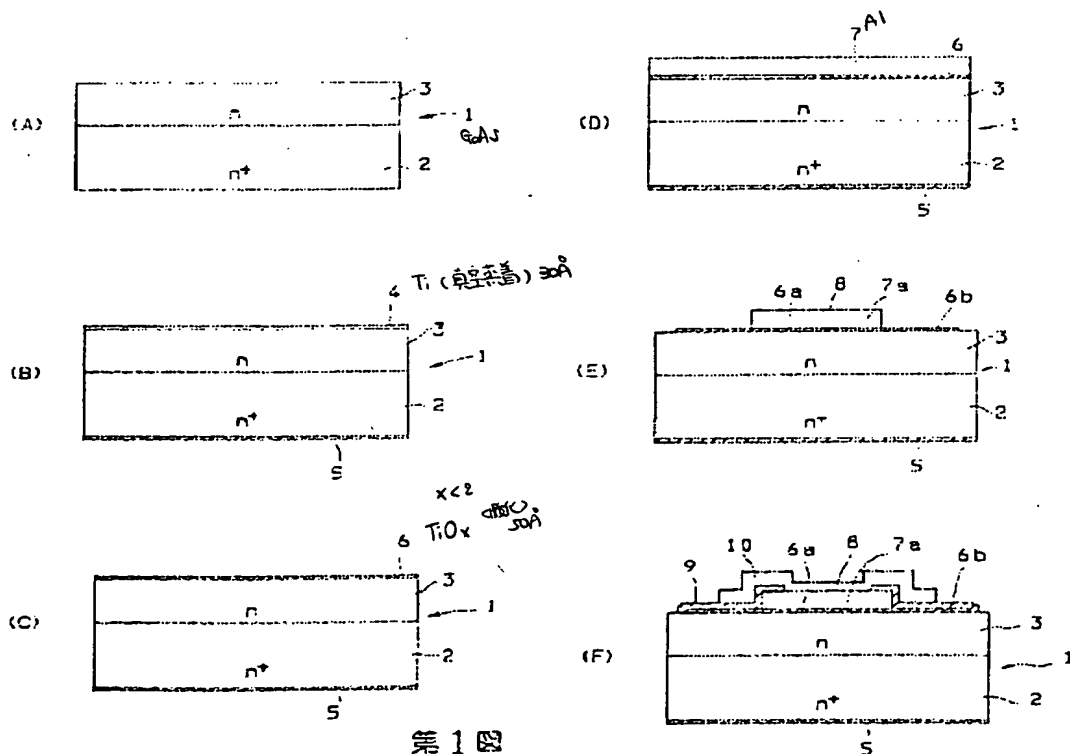
- (1) . . . 半導体基体、(2) . . . n^+ 形領域、
(3) . . . n 形領域、(4) . . . Ti薄層、(5) . . . 電極、(6) . . . Ti酸化物薄層、(7) . . . Al層、
(8) . . . バリア電極、(9) . . . 絶縁膜、
(10) . . . 接続用電極。



第2図

特許出願人 サンケン電気株式会社

代理人 弁護士 清水 昭 (ほか1名)



第1図

手 続 補 正 書

平成2年9月4日

特許庁長官 植 松 敏 郎

- 1 事件の表示 平成2年特許願第181531号
- 2 発明の名称 ショットキ障壁を有する半導体装置の製造方法
- 3 特許出願人

氏名 サンケン電気株式会社

- 4 代 理 人

居所：東京都港区虎の門2丁目3番22号
秋山ビル2階 電話 (502) 3096

氏名：(6364) 井理士 清水 陽 一

居所：同 所

氏名：(8204) 井理士 清水 敬 一

- 5 補正命令の日付 自 発
- 6 補正の対象 明細書の発明の詳細な説明の欄
- 7 補正の内容 別紙の通り。



1. 明細 第4頁第18行～第5頁第6行の「作用」の項を全文下記の通り補正する。

「本発明によれば、電極層と金属酸化物薄膜と半導体領域の系の間に生成されるショットキ障壁のバリアハイト ϕ_B が、金属酸化物薄膜の介在により熱処理等によって変動することが抑制されている。また、金属層は、シリコン酸化膜やシリコン窒化膜等の絶縁膜に比べて小さいエネルギーで半導体領域に良好に被覆できるから、半導体領域の表面に特性上問題となるような損傷を与えることなく形成できる。したがって、金属層を酸化して変換して成る金属酸化物薄膜は、電極層と半導体領域との間に介在させて上記バリアハイト ϕ_B の変動を抑制する膜として最適である。」